

بررسی اثر اضافه کردن یک فیدفوروارد فعال با رفتار سلفی به یک ساختار گیت مشترک به عنوان یک تقویت کننده امیدانس انتقالی برای کاربردهای مخابراتی پهن باند و کم مصرف

مهدی دولتشاهی^۱، سیدمهدی میرصانعی^۱، مهرداد امیرخان دهکردی^۲ و سورنا ظهوری^{۱*}

^۱گروه برق، واحد نجف آباد، دانشگاه آزاد اسلامی، نجف آباد، ایران.

^۲گروه برق، واحد علوم و تحقیقات، دانشگاه آزاد اسلامی، تهران، ایران.

*نویسنده مسئول، Soorena_z7@yahoo.com

(تاریخ ارسال مقاله: ۱۳۹۸/۰۹/۰۹ تاریخ پذیرش مقاله: ۱۳۹۸/۱۲/۲۳)

چکیده

واژه‌های کلیدی

تقویت کننده امیدانس انتقالی،

گیرنده مخابرات نوری،

فیدفوروارد فعال،

کم مصرف،

پهن باند.

ساختارهای گیت مشترک همواره به سبب مقاومت ورودی کمی که از خود نشان می‌دهند، به عنوان طبقه اول در تقویت کننده های امیدانس انتقالی استفاده می‌شوند. این ساختار معمولاً به تنهایی به عنوان یک تقویت کننده امیدانس انتقالی پاسخگو نیستند و با ساختارهای دیگر از جمله توپولوژی‌های تفاضلی به همراه مقاومتها و خازن‌های منفی ترکیب می‌شود. این مقاله به بررسی اضافه کردن یک شبکه فیدفوروارد فعال بر روی ساختار گیت مشترک می‌پردازد. همواره از شبکه فیدفوروارد در گیت مشترک‌ها به عنوان کاهش دهنده مقاومت ورودی یاد شده است، اما در این مقاله نشان داده شده است که این طبقه فیدفوروارد فعال که مساحت کمی هم بر روی تراشه اشغال می‌کند، نه تنها مقاومت ورودی را بیش از پیش کاهش می‌دهد، بلکه می‌توان از آن یک رفتار سلفی استخراج کرد تا با ایجاد رزونانس با خازن نسبتاً بزرگ آشکارساز در ورودی به پهنای باندهای بالاتر رسید. معادلات ریاضی برای محاسبه این رفتار سلفی در این مقاله ارائه شده‌اند، و رفتار و وجود این سلف نیز در شبیه‌سازی‌ها، نشان داده شده است. نهایتاً نشان داده شده است که می‌توان از همین تک طبقه با فیدفوروارد فعال به تنهایی پاسخ مناسبی به عنوان یک تقویت کننده امیدانس انتقالی پرسرعت و کم مصرف برای کار در گیرنده‌های مجتمع نوری دریافت کرد.



Sahand University
of Technology

Journal of Nonlinear
Systems in Electrical
Engineering

Vol.6, No.2

Autumn and Winter 2019

ISSN: 2322 – 3146

<http://jnsee.sut.ac.ir>

Investigation of the Effect of Adding an Active Feedforward Network with an Inductive behavior to a Common-Gate Topology as a Transimpedance Amplifier for Wide-Band and Low-Power Communication Applications

Mehdi Dolatshahi¹, Seyed Mehdi Mirsanei¹, Mehrdad Amirkhan Dehkordi², and Soorena Zohoori^{*2}

¹Department of Electrical Engineering, Najafabad Branch, Islamic Azad University, Najafabad, Iran.

²Department of Electrical Engineering, Science and Research Branch, Islamic Azad University, Tehran, Iran.

*Corresponding Author, Soorena_z7@yahoo.com

ABSTRACT

Keywords

Transimpedance amplifier,
Optical communication receiver,
Active feedforward,
Low power,
Wide bandwidth.

Common Gate (CG) topologies are commonly used as the first stage in Transimpedance Amplifiers (TIA), due to their low input resistance. But this structure is not solely used as a TIA and comes with other topologies such as differential amplifiers or negative resistances and capacitances. This paper deals with analyzing the effect of adding an active feedforward network to a common gate topology. Generally, the feedforward network is used to reduce the input resistance of the CGs topology, but in this paper it is shown that an active feedforward network, which occupies a small area, not only reduces further the input resistance of CG topologies, but also forms an active inductive behavior, which can be used to resonate with the large parasitic capacitance of the photodiode and hence obtain a wide bandwidth. Mathematical analysis is done in this paper to prove the existence of this active inductor, which is also proved in the simulations. Finally, it is shown that this stage alongside its active feedforward can be used as a high-speed and low-power transimpedance amplifier for optical communication applications.

۱- مقدمه

با افزایش روزافزون نیاز به ارتباطات سریع، طراحی نوین سیستم‌های پهن باند فرستنده، گیرنده و کانال‌های انتقال روز به روز پر اهمیت تر از قبل می‌شود. در یک شبکه مخابرات فیبر نوری و در یک سیستم فرستنده، سیگنال داده در طبقه^۱ VCSEL تقویت و سپس بر روی باریکه‌ای از نور مدوله و وارد فیبر نوری می‌شود. این فیبر نوری بسته به کاربردها، مسافت‌های متفاوتی را ممکن است طی کند، که سیگنال اصلی را بر حسب مسافت طی شده دچار تضعیف می‌کند. در نهایت، این سیگنال داده تضعیف شده به سیستم گیرنده می‌رسد که برای بازیابی می‌بایست مجدداً تقویت شود.

در یک سیستم گیرنده مجتمع مخابرات نوری، سیگنال نوری بعد از آنکه توسط یک دیود آشکارساز تبدیل به یک سیگنال الکتریکی می‌شود، وارد طبقات تقویت کننده می‌شود. طبقات تقویت کننده شامل یک تقویت کننده امپدانس انتقالی^۲ و یک تقویت کننده محدودساز^۳ است، که البته بحرانی‌ترین و پرچالش‌ترین طبقه آن، همان طبقه تقویت کننده امپدانس انتقالی است. تقویت کننده امپدانس انتقالی به عنوان طبقه اول یک سیستم گیرنده، وظیفه تقویت سیگنال جریان تولیدی آشکارساز و تبدیل آن به ولتاژ را دارد. طراحی این طبقه از اهمیت زیادی برخوردار است، چرا که عملکرد این طبقه بر روی کل سیستم گیرنده اثر می‌گذارد [۱-۲].

طراحی طبقات تقویت کننده امپدانس انتقالی چالش‌های بسیاری دارد. اولین چالشی که پهنای باند را به شدت محدود می‌کند، وجود یک خازن پارازیتی نسبتاً بزرگ در ساختار فیزیکی دیود آشکارساز است، به نحوی که این خازن پارازیتی با مقاومت ورودی مدار تقویت کننده یک ثابت زمانی بزرگ ایجاد می‌کند و بدین صورت پهنای باند مدار را محدود می‌کند. بدین صورت به منظور حصول پهنای باند بالا، لازم است تا مقاومت ورودی مدارهای تقویت کننده امپدانس انتقالی کاهش یابد [۳]، و این هنر طراح مدار است.

از طرفی، از آنجا که سیگنال نوری تابشی بر دیود آشکارساز می‌تواند در طول مسافت‌های بلند فیبر نوری دچار تضعیف زیادی شود، جریان الکتریکی تولید شده توسط آشکارساز نیز می‌تواند به کوچکی چند صد و یا حتی چند ده میکروآمپر باشد. بنابراین، نویز حاصل از ادوات نیمه‌هادی ممکن است به راحتی سیگنال داده را دستخوش تغییر کند. این خود بیانگر یک چالش دیگر در طراحی مدارهای تقویت کننده امپدانس انتقالی است [۴-۵]. به علاوه همانند تمامی مدارهای آنالوگ، چالش وجود تعاملاتی بین پارامترهای بهره، پهنای باند، نویز، توان تلفاتی و منبع تغذیه و همچنین وجود اثرات مرتبه دوم و غیر خطی تکنولوژی‌های CMOS فوق زیرمیکرونی نیز بر سایر چالش‌های طراحی می‌افزاید.

در این راستا و برای بهبود پارامترهای مداری، تکنیک‌های مختلفی در سال‌های اخیر ارائه شده اند، که کاهش مقاومت ورودی هدف اصلی این تکنیک‌ها برای پهن باند سازی این مدارها است. در [۶] طرحی کم مصرف ارائه شده است که با استفاده از یک ساختار ترانزیستوری به شکل اتصال-دیودی، مقاومت ورودی کمی در مدار ایجاد کرده تا به پهنای باند بالا دست پیدا کند. در این

¹Vertical-Cavity Surface-Emitting Laser

²Transimpedance Amplifier

³Limiting Amplifier

مدار با ایجاد یک رفتار سلفی فعال در گره خروجی، اثر خازن بار با ایجاد رزونانس کاهش پیدا کرده است. همچنین، در [۷] به منظور کاهش اثر خازن پارازیتی در گره ورودی، از یک شبکه تطبیق نردبانی به شیوه‌ای استفاده شده است تا این اثرات مخرب پارازیتی را به وسیله یک شبکه تطبیق T- جذب کند. تعامل فاحش موجود در این مدار را می‌توان بین پهنای باند و مساحت اشغالی بر روی تراشه بیان کرد. به علاوه در [۸] مداری مرکب از دو توپولوژی آینه جریان و کسکود استفاده شده است که هم به واسطه عملکرد برخی از ترانزیستورها در ناحیه تراپود، توان تلفاتی کل مدار کاهش پیدا کرده است و هم به واسطه ایزوله بودن گره ورودی از خروجی، تغییرات نقطه کار ورودی تأثیری بر نقطه کار خروجی ندارد. همچنین، در [۹] یک تقویت کننده امیدانس انتقالی با بهره بالا و کم نویز ارائه شده است که از یک شبکه π در یک ساختار کسکود تا شده (فولدد کسکود)^۱ جدید استفاده کرده است، بدین صورت که با ایجاد یک رفتار سلفی مانع از انحراف جریان در فرکانس‌های بالا می‌شود و تمام جریان را به گره خروجی منتقل می‌کند.

همچنین ساختارهای مشهور دیگری که بسیار مورد توجه طراحان بوده‌اند، ساختارهای وارونگر هستند [۱۰-۱۲]. در [۱۰] با استفاده از دو ترانزیستور، مقاومت ورودی طبقه وارونگر بسیار کاهش یافته است و آنرا تبدیل به گزینه مناسبی برای کاربردهای پهن باند کرده است. علاوه بر آن، در [۱۱] از سه طبقه وارونگر مرسوم استفاده شده است تا بهره کافی حاصل آید و به منظور افزایش پهنای باند، از یک سلف پسیو در گره ورودی مدار استفاده کرده است تا با خازن ورودی ایجاد رزونانس کند. این چنین استفاده از سلف‌های پسیو به سبب اشغال فضای زیاد بر روی تراشه چندان از دیدگاه طراحی مناسب نیست. همچنین در [۱۲] نیز طرحی ارائه شده است که به معرفی دو خازن میلر در ساختارهای وارونگر مرسوم می‌پردازد و با اضافه کردن دو ساختار کسکود به آن در صدد از بین بردن رفتار میلیری و افزایش پهنای باند آنها است. در [۱۳] با افزودن طبقات اضافه‌تر بهره به شبکه Booster در تقویت کننده RGC^2 ، مقاومت ورودی مدار کاهش پیدا کرده است. البته حصول سرعت‌های بالا در کاربردهای گیگابیتی در ساختارهای RGC² به سبب استفاده از منبع تغذیه کوچک به راحتی میسر نیست [۱۴، ۱۳، ۳]، که در این مقاله به بررسی و بهبود همین پارامتر پرداخته شده است.

در این مقاله، به بررسی و تحلیل اثر فیدفوروارد فعال در یک ساختار گیت مشترک پرداخته شده است. ساختارهای گیت مشترک به سبب مقاومت کوچک ذاتی خود، به طور مرسوم برای کاربردهای گیرنده نوری بسیار مدنظر بوده‌اند. ساختارهای کسکود تنظیم شده (RGC) همواره به عنوان ساختاری با مقاومتی کوچکتر از گیت مشترک‌ها معرفی شده‌اند. در این مقاله، ما نشان داده‌ایم که طبقه Booster در یک شبکه کسکود تنظیم شده، یا همان شبکه فیدفوروارد در یک ساختار گیت مشترک، نه تنها باعث کاهش مقاومت ورودی می‌شود، بلکه با تنظیم مناسب ابعاد ترانزیستورها، می‌توانیم رفتار سلفی نیز در مدار ایجاد کنیم و پهنای باند و سرعت مدار را افزایش دهیم. در این مقاله در معادلات نوشته شده برای مدار نشان داده شده است که این رفتار سلفی باعث تغییر مکان فرکانسی قطب غالب و افزایش آن می‌شود. همچنین به منظور تأیید صحت معادلات، در شبیه‌سازی‌های مدار، اثر این سلف در ایجاد پیک در پاسخ فرکانسی نشان داده شده است و اثر آن به اثبات رسانده شده است.

¹Folded-Cascode²Regulated Cascode

بنابراین، ساختار این مقاله به شرح زیر است. در بخش دوم به بررسی تئوری و ریاضیات مدار پیشنهادی پرداخته شده است. در بخش سوم، نتایج شبیه سازی ارائه شده است و نهایتاً بخش چهارم به نتیجه گیری مقاله می پردازد.

۲- مدار پیشنهادی

در شکل (۱)، یک ساختار گیت مشترک فعال به عنوان طبقه ورودی ساختار تقویت کننده امپدانس انتقالی نشان داده شده است. تابع تبدیل کامل این مدار را اینچنین می توان محاسبه کرد:

$$\frac{V_{out}}{I_{PD}} = \frac{g_{m1} + g_{ds1}}{aS^2 + bS + c} \quad (1)$$

که ضرائب مخرج در آن برابر است با:

$$a = C_{out} C_{in} \quad (2)$$

$$b = [C_{out} (g_{ds1} + g_{m1}) + C_{in} (g_{ds3} + g_{ds1})] \quad (3)$$

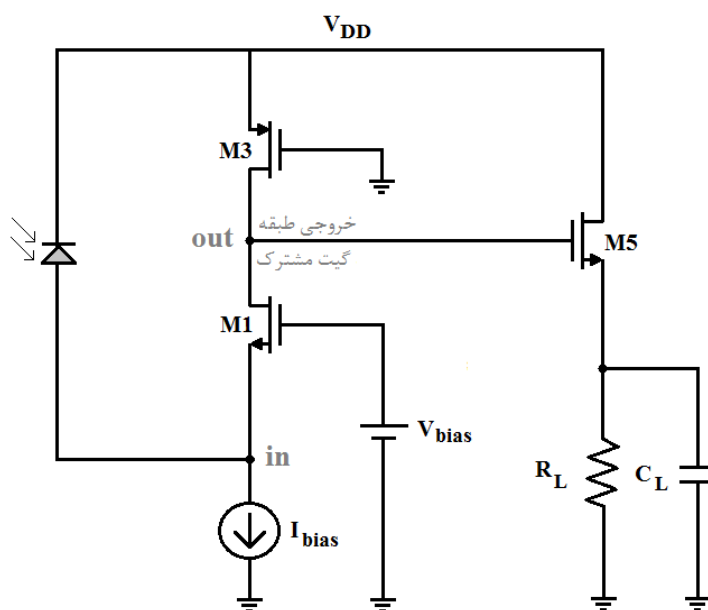
$$c = g_{ds3} (g_{ds1} + g_{m1}) \quad (4)$$

در معادلات بالا، I_{PD} جریان تولیدی آشکارساز، g_m هدایت انتقالی، g_{ds} هدایت بین پایه های درین-سورس مسافت بوده، و برای C_{out} (خروجی طبقه گیت مشترک، درین M1) و C_{in} نیز داریم:

$$C_{in} = C_{Pd} + C_{gs1} \quad (5)$$

$$C_{out} = C_{gd1} + C_{db1} + C_{dg3} + C_{db3} + C_{ds3} + C_L \quad (6)$$

که در معادلات بالا، C_{Pd} خازن پارازیتی آشکارساز، C_{gs} خازن پارازیتی گیت-سورس مسافت و C_{db} خازن پارازیتی درین-بدنه مسافت، و C_L خازن کوپلاژ طبقه بعد است.



شکل ۱. نمایش ساختار گیت مشترک.

طبق معادله (۱) و ضرائب نشان داده شده آن در معادلات (۲) تا (۴) می توان دو قطب حقیقی مدار شکل ۱ را این گونه محاسبه کرد:

$$S_{p1} = -\frac{g_{m1} + g_{ds1}}{C_{in}} \quad (۷)$$

$$S_{p2} = -\frac{g_{ds3} + g_{ds1}}{C_{out}} \quad (۸)$$

با فرض اینکه مقاومت درین-سورس ترانزیستور ماسفت (r_{O}) بزرگ باشد، خواهیم داشت $g_{ds} \ll g_m$. از طرف دیگر برای مقاومت ورودی آن می توانیم بنویسیم:

$$Z_i = \frac{1}{g_{m1}} \quad (۹)$$

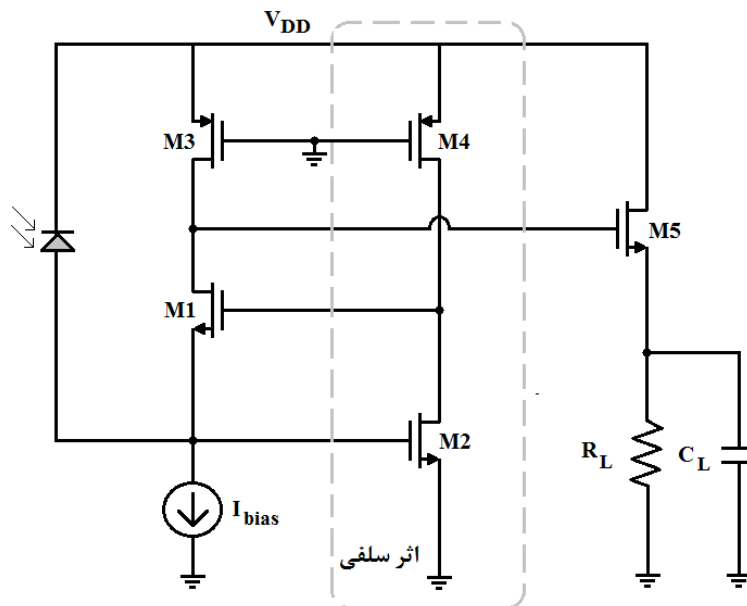
و فرکانس قطع ۳ dB- آن نیز عبارتست از:

$$f_{-3dB} = \frac{g_{m1}}{2\pi(C_{PD} + C_{gs1})} \quad (۱۰)$$

که بهره DC این مدار با به صفر میل دادن مقدار S از معادله (۱) حاصل می شود:

$$\frac{V_{out}}{I_{PD}} \cong r_{o3} \quad (۱۱)$$

حال با استفاده از یک شبکه فیدفوروارد مطابق شکل ۲، به بررسی اثر سلفی ساختارهای کسکود تنظیم شده و اثر آن در افزایش پهنای باند مدار و تغییر قطب مدار گیت مشترک می پردازیم.



شکل ۲. نمایش اثر سلفی در ساختار فیدفوروارد توپولوژی گیت مشترک.

تابع تبدیل مدار نشان داده شده در شکل ۲ را می توان مطابق معادله زیر نوشت، که اثر افزایش پهنای باند در مقایسه با معادله (۱) در آن مشهود خواهد بود:

$$\frac{V_{out}}{I_{Pd}} = \frac{(g_{m2}r_{o4} + 1)g_{m1}}{(C_{out}S + g_{ds3})(aS^2 + bS + c)} \cdot \frac{(r_{o2} \parallel r_{o4})C_{gs1}S + 1}{C_{gs1}S + g_{m1}} \quad (12)$$

که خازن های پارازیتی، هیچ قطبی در محدوده فرکانس کاری ما ایجاد نمی کنند و تنها یک صفر به تابع تبدیل افزوده که می تواند در محدوده فرکانسی قرار گیرد. همچنین برای ضرائب مخرج آن داریم:

$$a = (C_{gd2} + C_{gs1})(C_{Pd} + C_{gs2}) \quad (13)$$

$$b = (C_{gd2} + C_{gs1})(g_{m2}r_{o4} + 1) \quad (14)$$

$$c = g_{m2}r_{o4} + 1 \quad (15)$$

که در آن C_{out} خازن دیده شده در درین M1 است.

این طبقه فیدفوروارد اضافه شده (یا همان طبقه booster که شامل M2 و M4 می شود) اثر سلفی دارد. با بررسی قطب غالب حاصل از مدار شکل ۲ با قطب غالب مدار شکل ۱ این موضوع به وضوح مشخص می شود. قطب غالب مدار شکل ۲ عبارت است از:

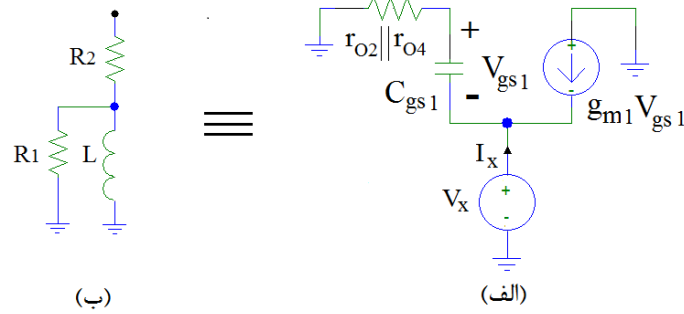
$$S_{P1} = - \frac{g_{m1}}{\frac{C_{Pd}}{1 + g_{m2}r_{o4}} + C_{gs2}} \quad (16)$$

با مقایسه روابط (۷) و (۱۶) نتیجه گیری می شود که اثر خازن نسبتاً بزرگ پارازیتی آشکار ساز، که عامل اصلی محدود سازی پهنای باند است، با ضریب $1 + g_{m2}r_{o4}$ کاهش یافته است.

حال، با تعیین صحیح ابعاد ترانزیستورهای M2 و M4 می توان یک رفتار سلفی از آن استخراج کرد که این سلف شروع به ایجاد رزونانس با قطب نشان داده شده در معادله (۱۶) می کند و این قطب را به فرکانس های بالاتر منتقل می کند و پهنای باند این طبقه را بیش از پیش افزایش می دهد. این رفتار سلفی از طریق خازن گیت-سورس ترانزیستور M1 به گره ورودی منتقل می شود. برای محاسبه مقدار این سلف، کافی است یک منبع تست در گره ورودی مدار بگذاریم و خروجی طبقه گیت مشترک را زمین کنیم. ترانزیستور M1 در گیت خود دو مقدار مقاومت موازی را مطابق $r_{o2} \parallel r_{o4}$ می بیند. با در نظر گرفتن این موارد، در شکل ۳ مدار معادل ترانزیستور M1 به همراه منبع تست و مقاومت دیده شده در گیت M1 نشان داده شده است. با نوشتن یک KVL و یک KCL برای شکل ۳ (الف) داریم:

$$V_{gs1}C_{gs1}S + g_{m1}V_{gs1} = -I_x \quad (17)$$

$$V_{gs1}C_{gs1}(r_{o2} \parallel r_{o4})S + V_{gs1} = -V_x \quad (18)$$



شکل ۳. (الف) نمایش مدار معادل ترانزیستور M1 به همراه مقاومت دیده شده در گیت آن و (ب) معادل آن.

حال، با داشتن دو معادله بالا و صرف نظر از اثر مدولاسیون طول کانال^۱، امیدانس دیده شده از سورس ترانزیستور M1 برابر خواهد بود با:

$$Z_D = \frac{V_x}{I_x} = \frac{(r_{o2} \parallel r_{o4}) C_{gs1} S + 1}{g_{m1} + C_{gs1} S} \quad (19)$$

که رفتار سلفی و مقدار آن از معادله بالا قابل استخراج است. مقدار این سلف برابر است با:

$$L = \frac{C_{gs1}}{g_{m1}} \left[(r_{o2} \parallel r_{o4}) - \frac{1}{g_{m1}} \right] \quad (20)$$

مدار معادل شکل ۳(الف) در شکل ۳(ب) نشان داده شده است. این ترکیب همچون ترکیب دو مقاومت و یک سلف رفتار می کند، که وجود همین رفتار سلفی باعث بیشتر دور شدن قطب غالب از مرکز صفحه می شود و کاربردهای این مدار را برای فرکانس های بالاتر امکان پذیر می کند. در بخش بعد، اثر این رفتار سلفی در شبیه سازی ها نیز نشان داده شده است.

همچنین، برای کاربردهای فرکانس بالا، پارامترهای S ساختار ارائه شده نیز برابر خواهد بود با:

$$Z_{11} = Z_0 \left[\frac{(1 - S_{22})(1 + S_{11}) + S_{12} S_{21}}{(1 - S_{22})(1 - S_{11}) - S_{12} S_{21}} \right] \quad (21)$$

$$Z_{22} = -Z_0 \left[\frac{(1 + S_{22})(1 - S_{11}) + S_{12} S_{21}}{(1 - S_{22})(1 - S_{11}) - S_{12} S_{21}} \right] \quad (22)$$

$$Z_{21} = 2Z_0 \left[\frac{S_{21}}{(1 - S_{22})(1 - S_{11}) - S_{12} S_{21}} \right] \quad (23)$$

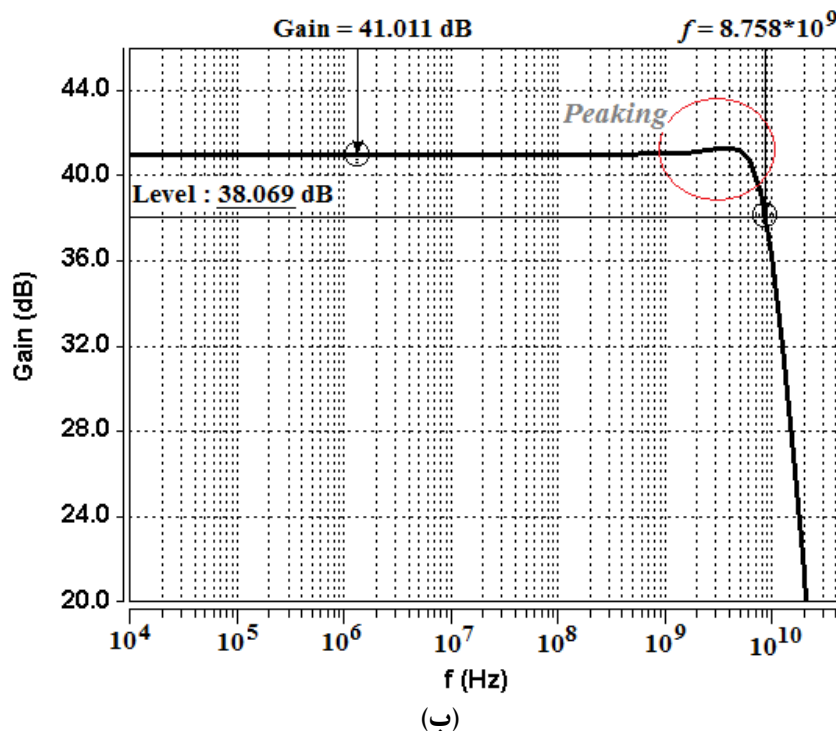
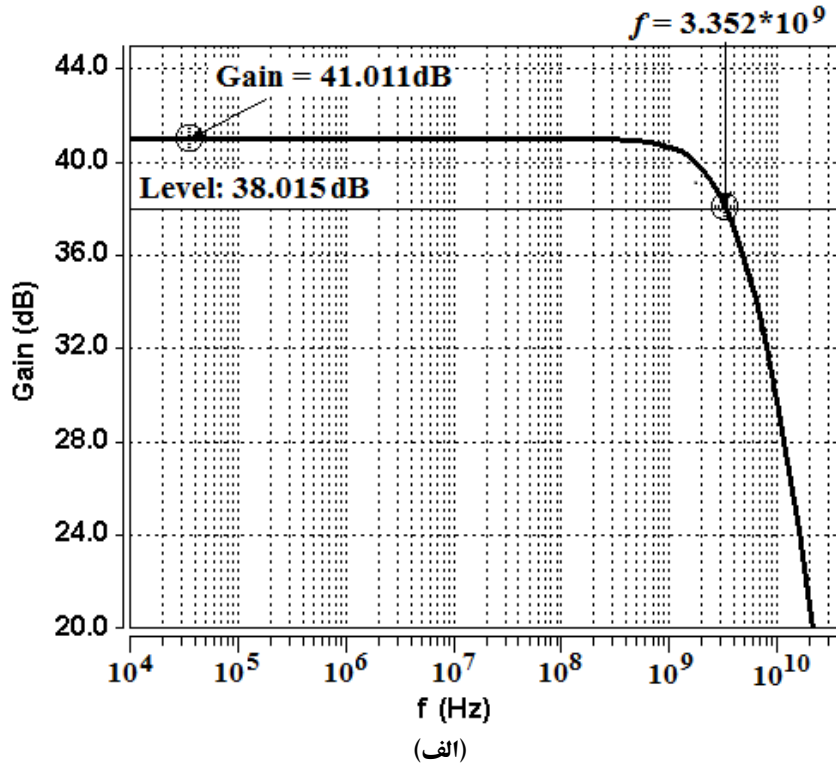
که در آن Z_{11} مقاومت ورودی، Z_{22} مقاومت خروجی و Z_{21} تابع امیدانس انتقالی مدار است. تابع تبدیل Y برحسب Z_{21} را نیز می توان اینچنین نوشت:

$$Z_{21} = -\frac{Y_{21}}{Y_{12} Y_{21} - Y_{11} Y_{22}} \quad (24)$$

¹Channel length Modulation

۳- نتایج شبیه سازی

مداری که در بخش قبل مورد بحث و بررسی قرار گرفت، در نرم افزار HSPICE با پارامترهای تکنولوژی BSIM4 مربوط به CMOS ۹۰ نانومتری شبیه سازی شده است. شکل ۴ پاسخ فرکانسی شبیه سازی شده مدار تقویت کننده امپدانس انتقالی را نشان می دهد.



شکل ۴. پاسخ فرکانسی شبیه سازی شده (الف) بدون فیدفورارد فعال، (ب) با فیدفورارد فعال

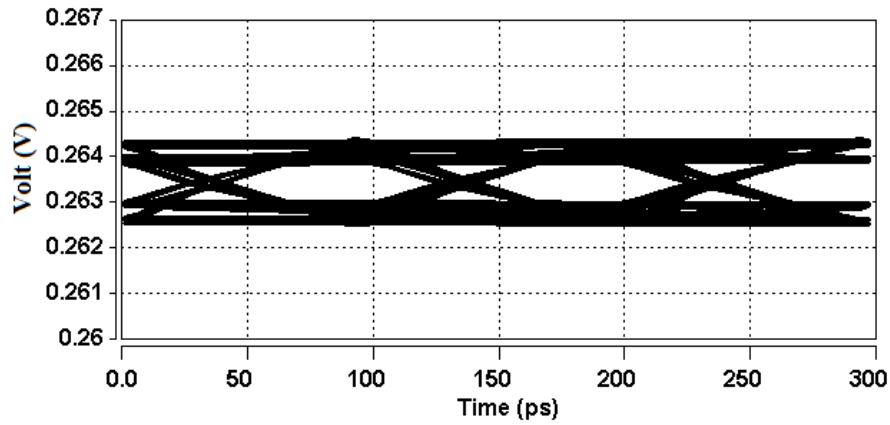
مطابق این شکل، بهره مدار برابر با ۴۱ دسی بل اهم (۱۱۲) است. همچنین پهنای باند این مدار نیز برابر با ۸/۷۵ گیگاهرتز است. این مقدار پهنای باند به ازای خازن ورودی (خازن آشکارساز) ۲۵۰ فمتوفارادی حاصل شده است. همانطور که در شکل ۴ دیده می شود، قبل از فرکانس ۱ گیگاهرتز یک پیک در پاسخ فرکانسی رخ می دهد که اوج آن در فرکانس حدود ۳/۵ گیگاهرتز است. این پیک زدن پاسخ فرکانسی ناشی از وجود همان رفتار سلفی در مدار است، که اثر آن به وضوح در اینجا نشان داده شده است. به علاوه، این مدار به ازای یک منبع تغذیه ۱ ولتی، ۵/۸ میلی وات توان مصرف می کند و نویز معادل گره ورودی^۱ آن نیز برابر با ۱/۴۴ میکرو آمپر RMS در فرکانس ۱۰ گیگاهرتز (۱۴/۴۷ پیکو آمپر بر ریشه هرتز) است.

همچنین به منظور بررسی صحت کاربردهای مخابراتی و ارتباطی آن، شکل ۵ دیاگرام چشمی^۲ شبیه سازی شده را برای مدار تقویت کننده به ازای سه جریان ورودی تصادفی با سرعت ۱۰ گیگابیت بر ثانیه، و دامنه های مختلف ۱۰ میکرو آمپر، ۵۰ میکرو آمپر و ۱۰۰ میکرو آمپر نشان می دهد. مطابق شکل های ۵(الف)، (ب) و (ج)، چشم به ازای جریان ورودی ۱۰ میکرو آمپر معادل ۱/۷ میلی ولت، به ازای جریان ورودی ۵۰ میکرو آمپر حدود ۸ میلی ولت، و به ازای جریان ورودی ۱۰۰ میکرو آمپر معادل ۱۷ میلی ولت باز شده است. لازم به ذکر است که زمان صعود و زمان نزول سیگنال ورودی معادل ۸ پیکوثانیه در نظر گرفته شده است و در خروجی، چشم ها حتی به ازای مقادیر کوچک ۱۰ میکرو آمپر نیز باز هستند، که این موضوع صحت کارکرد این مدار را در سرعت های بالا نشان می دهد.

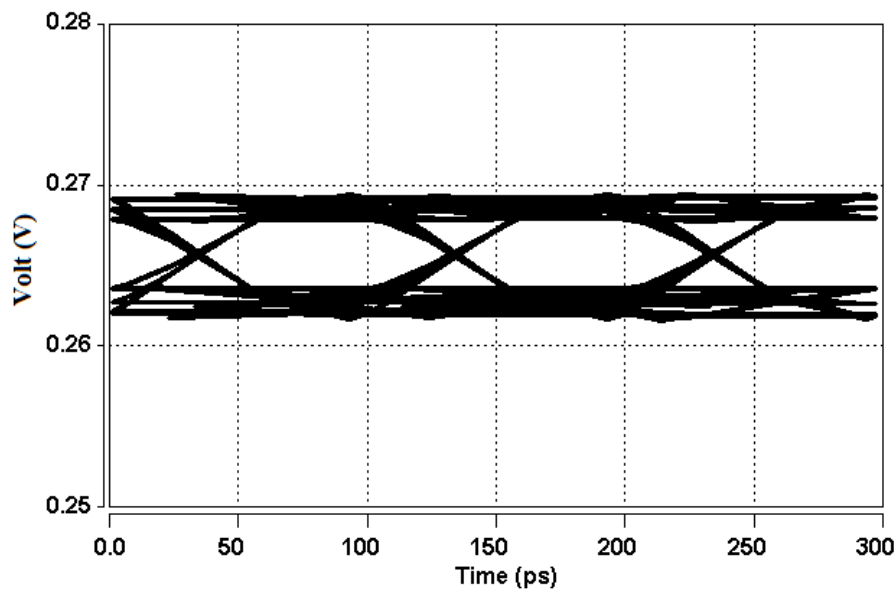
همانطور که در شکل ۶ دیده می شود، نویز معادل ورودی مدار تقویت کننده نیز شبیه سازی شده است. مقدار این نویز در کل محدوده فرکانسی ۱/۴۴ میکرو آمپر RMS (تا ۱۰ گیگاهرتز) است. در این شکل نشان داده شده است که نویز سفید آن برابر با ۸/۲۷ پیکو آمپر بر ریشه هرتز است و نویز رنگی از فرکانس ۶۰۲ مگاهرتز شروع به افزایش می کند و در فرکانس ۳dB- به مقدار ۲۰/۴ پیکو آمپر می رسد. نهایتاً میانگین آن در کل محدوده فرکانسی ۱۴/۴۷ پیکو آمپر بر ریشه هرتز است. لازم به ذکر است که نویز در مدار بدون فیدفورارد معادل ۴ میکرو آمپر RMS است که نسبت به حالت فیدفورارد دار ۲/۷ برابر بیشتر است. این موضوع، اهمیت شبکه فیدفورارد فعال را در خفیف کردن اثر نویز نشان می دهد.

همچنین نویز خروجی مدار نیز در شکل ۶(ب) نشان داده شده است. این مقدار از ۹۲۹ پیکوولت در فرکانس های پایین شروع می شود و در فرکانس ۸/۱۵۱ گیگاهرتز به مقدار حداکثر خود یعنی ۱/۶۶۱ نانولت می رسد و مجدداً روند کاهشی پیدا می کند. در اینجا لازم است تا اثر مدار فیدفورارد فعال بر روی عملکرد نویز کل مدار بررسی شود. به همین منظور نویز معادل ورودی مدار یکبار با فیدفورارد و یکبار بدون ساختار فیدفورارد شبیه سازی شده است. شکل ۷ این دو نمودار را کنار هم نشان می دهد. همانطور که دیده می شود، نویز رنگی در مدار بدون ساختار فیدفورارد (خطوط مقطع) از فرکانس ۱۱۶ مگاهرتز شروع به افزایش می کند، اما در مدار با فیدفورارد از فرکانس ۶۰۲ مگاهرتز شروع به افزایش می کند. همچنین، نویز در مدار بدون فیدفورارد در فرکانس ۲/۷۶۴ گیگاهرتز به مقدار ۲۰ پیکو آمپر می رسد، در صورتی که مدار فیدفورارد دار در فرکانس ۸/۵۹۶ گیگاهرتز به آن مقدار می رسد. بنابراین، تأثیر به سزای شبکه فیدفورارد در کاهش نویز مدار تقویت کننده به وضوح نشان داده شده است.

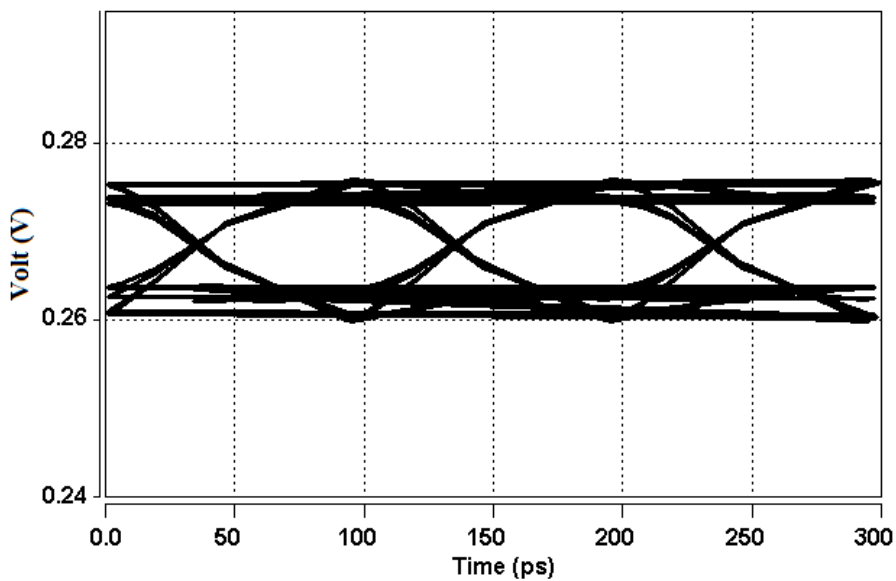
^۱Input Referred Noise^۲Eye-Diagram



(الف)

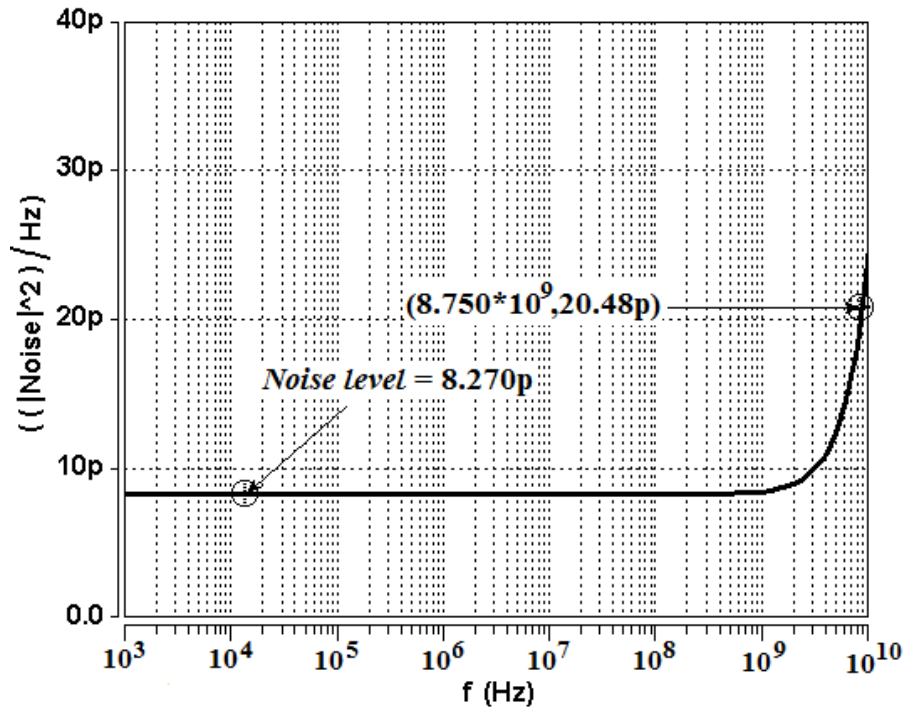


(ب)

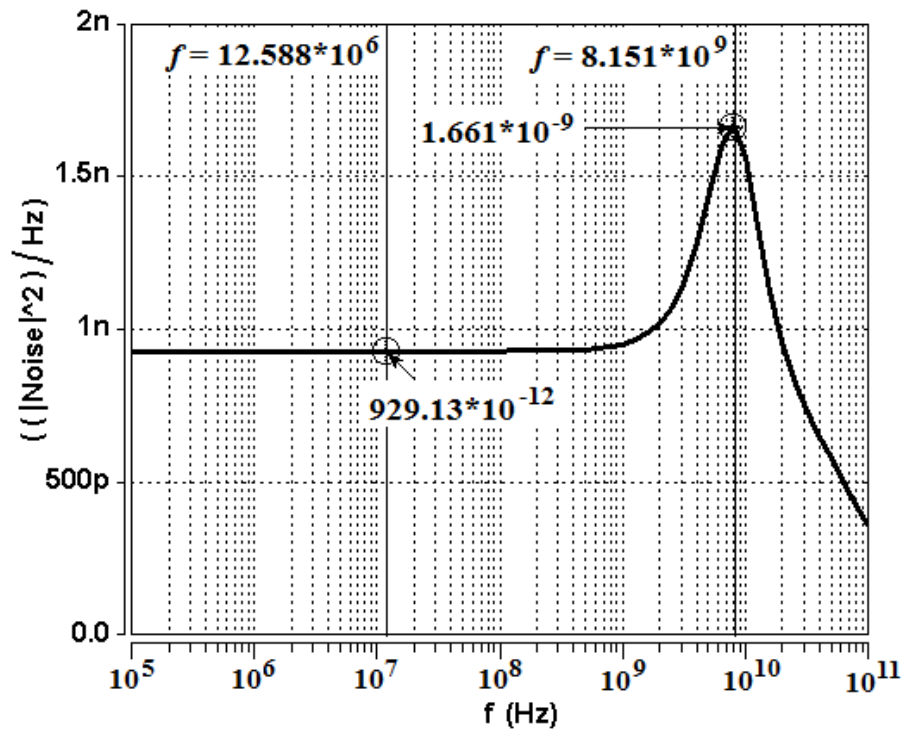


(ج)

شکل ۵. دیاگرام چشمی به ازای جریان ورودی (الف) ۱۰ میکروآمپر، (ب) ۵۰ میکروآمپر و (ج) ۱۰۰ میکروآمپر.

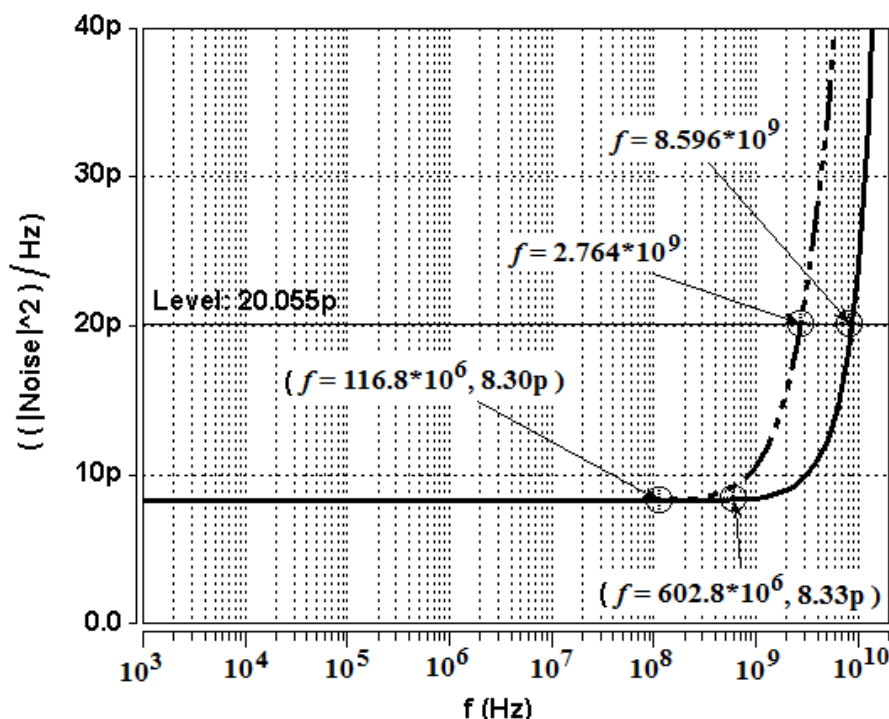


(الف)



(ب)

شکل ۶. (الف) نویز معادل ورودی و (ب) نویز خروجی شبیه‌سازی شده مدار.



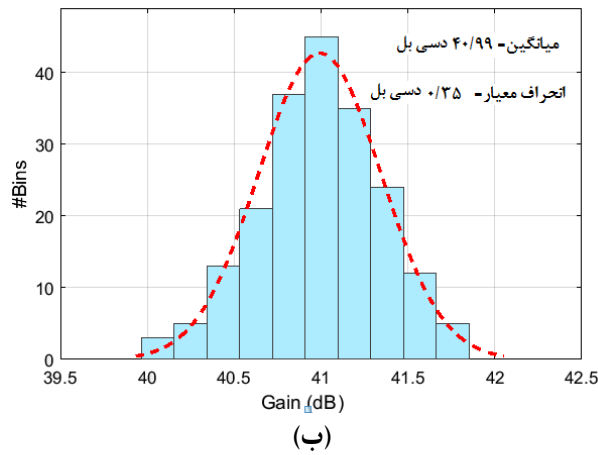
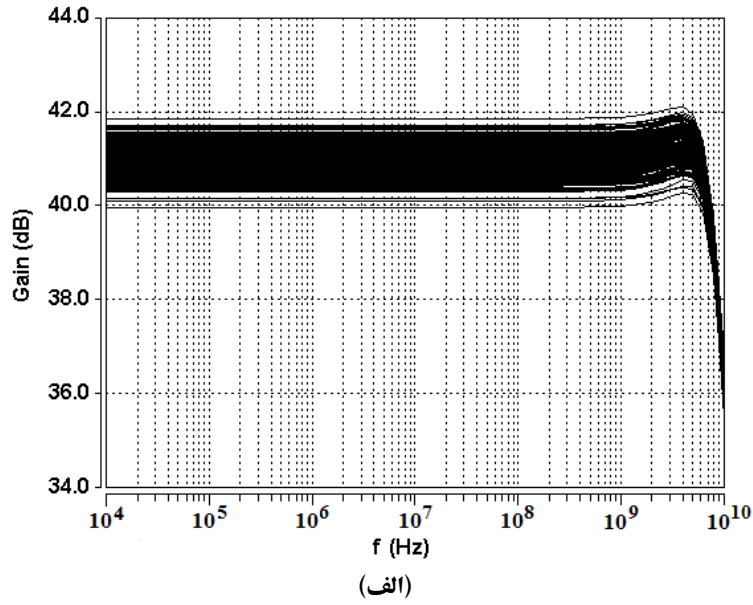
شکل ۷. تأثیر فیدفوروارد فعال در نویز معادل ورودی.

به علاوه، به منظور تحلیل پروسه ساخت و بررسی اثر تغییرات ابعاد ترانزیستورها در عملکرد آن، از تحلیل مونت کارلو^۱ استفاده شده است. این تحلیل بر روی پاسخ فرکانسی و بهره امپدانس انتقالی با ۲۰۰ بار تکرار به صورت مجزا انجام شده است و نتایج آن در شکل ۸ نشان داده شده است. همانطور که دیده می‌شود، تحلیل مونت کارلو بر روی بهره امپدانس انتقالی میانگینی معادل ۴۰/۹۹ دسی بل و انحراف معیاری معادل ۰/۳۵ دسی بل را نشان می‌دهد.

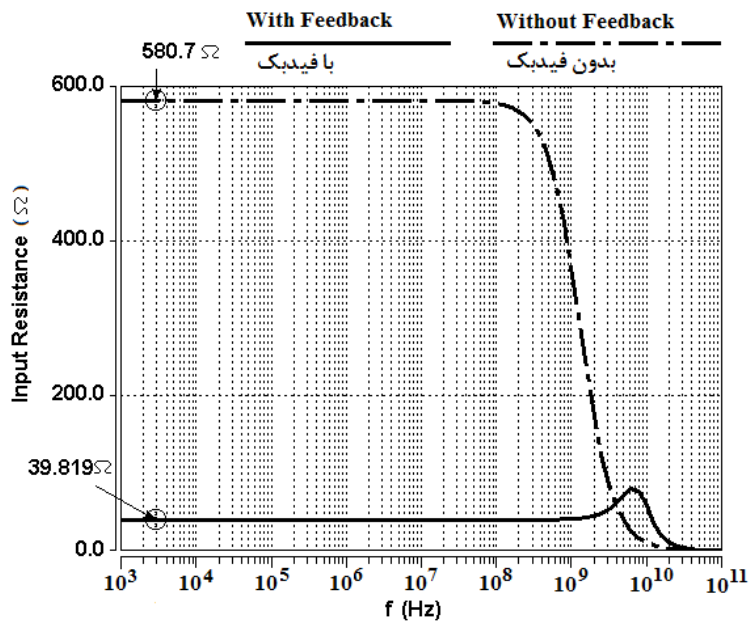
همچنین، از آنجا که مقاومت ورودی مدار به سبب تشکیل ثابت زمانی غالب، از پراهمیت‌ترین پارامترها در تقویت کننده‌های امپدانس انتقالی است، این پارامتر نیز یکبار با فیدفوروارد و یکبار بدون فیدفوروارد شبیه‌سازی شده است و نتایج حاصل در شکل ۹ ارائه شده‌اند. همانطور که دیده می‌شود، مقاومت ورودی تقویت کننده بدون شبکه فیدفوروارد ۵۸۰ اهم است، در حالی شبکه فعال فیدفوروارد مقاومت ورودی را تا ۳۹/۸ اهم کاهش می‌دهد. یعنی شبکه فیدفوروارد مقاومت ورودی را ۱۴/۵ برابر کاهش داده است.

به این ترتیب جا دارد تا قطب‌های موجود در محدوده فرکانس کاری مدار را نیز در ساختار فیدفوروارد دار و بدون فیدفوروارد بررسی کنیم. در این ساختار گیت مشترک معمولی (ساختار بدون فیدفوروارد)، در مدار شبیه‌سازی شده دو قطب حقیقی در فرکانس‌های ۱/۳۰۹- گیگاهرتز و ۸/۲۲۴- گیگاهرتز موجود است و هیچ گونه صفری وجود ندارد. اما با افزودن شبکه فیدفوروارد فعال، دو قطب در $4.637 \text{ GHz} \pm i6.727 \text{ GHz}$ و دو صفر در $13.823 \text{ GHz} \pm i52.766$ تشکیل شده‌اند.

^۱Monte-Carlo



شکل ۸. تحلیل مونت کارلو (الف) بر روی پاسخ فرکانسی، (ب) بر روی بهره امیدانس انتقالی.



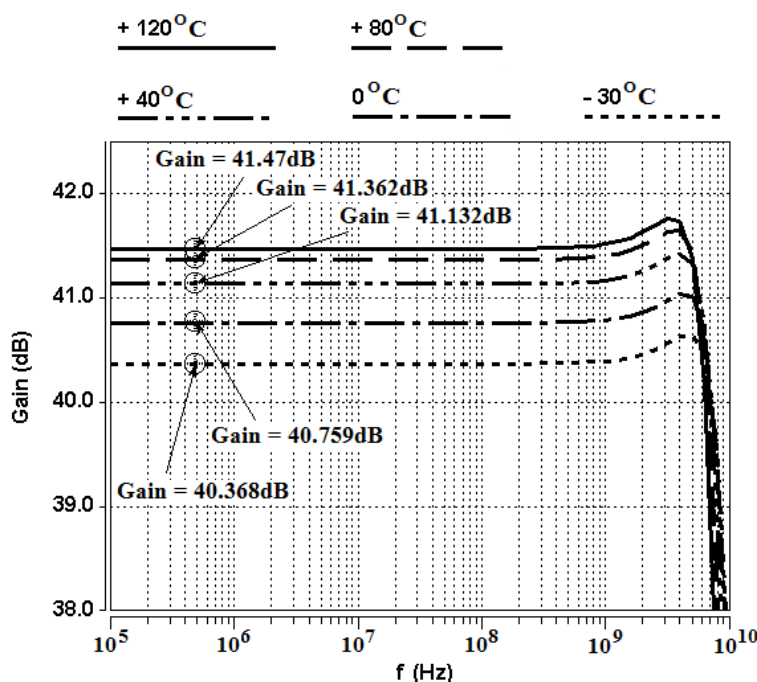
شکل ۹. بررسی تأثیر فیدفورارد بر روی مقاومت ورودی مدار.

در شکل ۱۰ اثر تغییر دما بر روی پاسخ فرکانسی به ازای ۵ دمای مختلف نشان داده شده است. مقادیر عددی این تغییرات در جدول ۱ گزارش شده اند. دیده می شود که اثر تغییرات دما بر روی پهنای باند بسیار بیشتر از دو پارامتر دیگر یعنی توان تلفاتی و بهره است. به ازای ۱۵۰ درجه سانتی گراد تغییر دما، پهنای باند ۲/۷ گیگاهرتز، بهره امیدانس انتقالی ۱/۱۱ دسی بل و توان تلفاتی ۲۰۰ میکرووات تغییر می کند. همچنین، اثر تغییرات منبع تغذیه نیز در شکل ۱۱ نشان داده شده است و مقادیر دقیق تغییرات آن در جدول ۲ ارائه شده اند. با کاهش ولتاژ بایاس منبع، بهره امیدانس انتقالی افزایش می یابد و پهنای باند و توان تلفاتی کاهش می یابند. در جدول ۳ نیز نسبت ابعاد ترانزیستورهای مدار ارائه شده است.

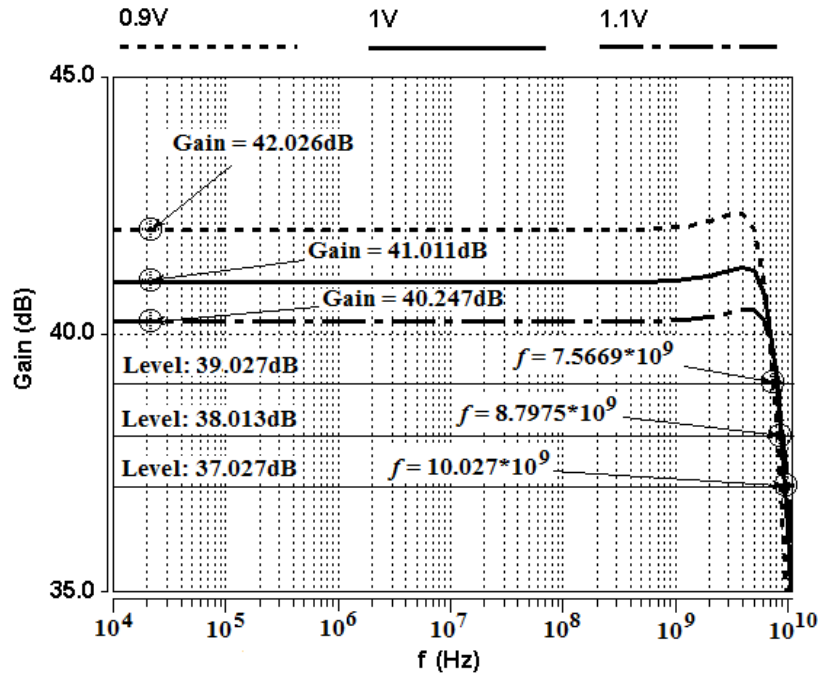
در جدول ۴ مقایسه ای بین ساختارهای گیت مشترک فیدفوروارد دار مشابه صورت گرفته و برتری پهنای باند این کار در مقایسه با آنها به نمایش گذاشته شده است. در کنار آن و در جدول ۵، اثر شبکه فیدفوروارد به طور خلاصه در ساختار گیت مشترک نشان داده شده است. در این جدول مشاهده می شود که شبکه فیدفوروارد فعال متشکل از دو ترانزیستور M2 و M4 تأثیر به سزایی در کاهش نویز و مقاومت و همچنین افزایش پهنای باند دارد، به طوری که وجود این فیدفوروارد فعال، پهنای باند را از ۱/۳ گیگاهرتز به ۸/۷۵ گیگاهرتز (۶ برابر) افزایش می دهد. در شکل ۱۲ نیز چینش مدار نشان داده شده است. همانطور که نشان داده شده است مساحت اشغالی آن بر روی تراشه ۱۰۵ میکرومتر مربع است که نشان می دهد مساحت کمی را بر روی تراشه اشغال می کند.

جدول ۱. اثر تغییرات ۱۵۰ درجه ای دما بر روی پارامترهای مدار.

درجه سانتی گراد	بهره (dB)	پهنای باند (GHz)	توان تلفاتی (mW)
-۳۰	۴۰/۳۶	۱۰/۰۵	۵/۸۲
۰	۴۰/۷۵	۹/۳۱	۵/۷۵
۴۰	۴۱/۱۳	۸/۵	۵/۷
۸۰	۴۱/۳۶	۷/۹۴	۵/۶۶
۱۲۰	۴۱/۴۷	۷/۳۴	۵/۶۲



شکل ۱۰. اثر تغییرات ۱۵۰ درجه ای دما بر روی پاسخ فرکانسی.



شکل ۱۱. اثر تغییر ده درصدی منبع تغذیه بر روی پاسخ فرکانسی.

جدول ۲. اثر تغییر ده درصدی منبع تغذیه بر روی پارامترهای مدار.

ولت	بهره (dB)	پهنای باند (GHz)	توان تلفاتی (mW)
۰/۹	۴۲/۰۲	۷/۵۶	۴/۱۵
۱	۴۱/۰۱	۸/۷۹	۵/۸
۱/۱	۴۰/۰۲	۱۰/۰۲	۷/۶۰

جدول ۳. ابعاد ترانزیستورها.

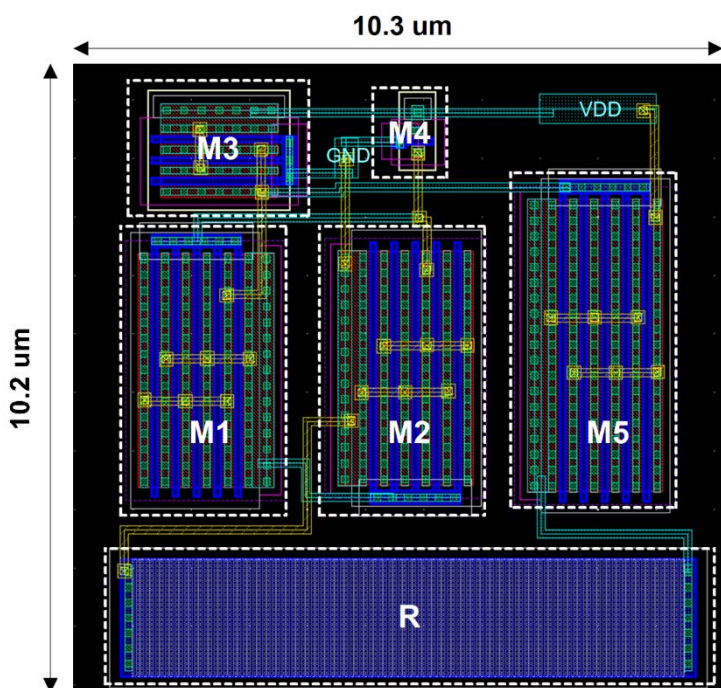
$\left(\frac{W}{L}\right)_1$	۲۲۲
$\left(\frac{W}{L}\right)_2$	۲۲۲
$\left(\frac{W}{L}\right)_3$	۶۶
$\left(\frac{W}{L}\right)_4$	۲۲
$\left(\frac{W}{L}\right)_5$	۲۷۷

جدول ۴. مقایسه سرعت و پهنای باند در ساختارهای مشابه.

این کار	[۱۳]	[۵]	[۳]	
سال	۲۰۱۹	۲۰۱۹	۲۰۱۸	۲۰۲۰
پهنای باند (GHz)	۴	۷/۳	۳/۷	۸/۷۵
سرعت (Gbps)	۵	۱۰	۵	۱۰

جدول ۵. مقایسه ساختار گیت مشترک فیدفوروارد دار و بدون فیدفوروارد.

بدون فیدفوروارد	با فیدفوروارد	
$4\mu A_{rms}$	$1/44\mu A_{rms}$	نویز معادل گره ورودی
۵۸۰	۳۹/۸	مقاومت ورودی (Ω)
۱/۳	۸/۷۵	پهنای باند (گیگاهرتز)
۴۱	۴۱	بهره (دسی بل)
۵/۵	۵/۸	توان تلفاتی (mW)



شکل ۱۲. چیش مدار پیشنهادی.

در نهایت، به منظور ارائه یک مقایسه عادلانه بین مدار ارائه شده و سایر مقالات چاپ شده، از دو ضریب شایستگی (FOM) مطابق معادلات زیر استفاده می شود تا مقایسه ای جامع با در نظر گرفتن تمامی پارامترهای مؤثر مدار شامل بهره، پهنای باند، توان مصرفی، خازن ورودی مدار و نویز معادل گره ورودی، صورت پذیرد. جدول ۶ مدار پیشنهادی را با سایر مدارها مقایسه کرده است. همانطور که دیده می شود، مدار پیشنهادی ما از نظر توان تلفاتی وضعیت بهتری نسبت به سایر مدارها دارد. اما به منظور انجام یک مقایسه عادلانه از دو ضریب شایستگی استفاده شده است. بر اساس ضرائب شایستگی تعریف شده نیز دیده می شود که مدار

پیشنهادی، از عملکرد بهتری نسبت به سایر مدارها برخوردار است. FOM1 مرجع [۱۶] عملکرد کلی بهتری را نسبت به مدار پیشنهادی ما نشان می‌دهد، اما با در نظر گرفتن نویز معادل گره ورودی آن، دیده می‌شود که FOM2 کمتری دارد.

$$FOM1 = \frac{Gain \times BW}{P_{DC}} \left(\frac{\Omega.GHz}{mW} \right) \quad (25)$$

$$FOM2 = \frac{Gain \times BW \times C_{in}}{P_{DC} \times In.Re f.Noise} \left(\frac{\Omega.GHz.pF}{mW.(pA/\sqrt{Hz})} \right) \quad (26)$$

جدول ۶. مقایسه عملکرد مدار پیشنهادی با چند مدار دیگر.

این کار	[20]	[19]	[18]	[17]	[16]	[15]	[9]	
90nm	0.35 μ m	0.18 μ m	0.35 μ m	0.13 μ m	0.13 μ m	0.18 μ m	0.18 μ m	تکنولوژی (CMOS)
41	57.9	40	54.2	54	50.1	46	58	بهره (دسی‌بل)
8.75	9	8.69	2.3	11.5	7	8	8.1	پهنای باند (گیگاهرتز)
5.8	71	15.33	58	45	7.5	31.5	34.8	توان تلفاتی (میلی‌وات)
250	100	-	500	-	250	250	300	خازن ورودی آشکار ساز (fF)
1	3.3	1.8	3.3	1.5	1.5	1.8	1.8	منبع تغذیه (V)
14.47	11.18	96.4	18.8	6.8	31.3	40	15	نویز معادل گره ورودی (pA/ \sqrt{Hz})
0	0	0	0	2	0	2	2	تعداد المان‌های پسیو سلفی
161	98	56.6	20	128	299	50.6	184.8	FOM1
2.79	0.89	-	0.53	-	2.4	0.31	3.69	FOM2

۴- نتیجه گیری

این مقاله به بررسی اضافه کردن یک شبکه فعال فیدفوروارد بر روی ساختار گیت مشترک پرداخت. نشان داده شد که این طبقه فیدفوروارد فعال که مساحت کمی هم بر روی تراشه اشغال می‌کند، نه تنها مقاومت ورودی را بیش از پیش کاهش می‌دهد، بلکه می‌توان از آن یک رفتار سلفی استخراج کرد تا با ایجاد رزونانس با خازن نسبتاً بزرگ آشکار ساز ورودی گیرنده‌های مخابراتی نوری، به پهنای باندهای بالاتر رسید. همچنین اضافه کردن این طبقه پهنای باند را به شدت افزایش داده و نویز حرارتی ناشی از افزاره‌های نیمه‌هادی را نیز کاهش می‌دهد. در این مقاله معادلات ریاضی برای اثبات رفتار سلفی در این ساختارها استخراج شده است، و وجود رفتار این سلف نیز در شبیه‌سازی‌ها نشان داده شد. این طبقه تقویت کننده امپدانس انتقالی با بهره ۴۱ دسی‌بل اهم، به پهنای باند ۸/۷۵ گیگاهرتز دست یافته و در عین حال تنها ۵/۸ میلی‌وات توان مصرف می‌کند. همچنین نویز معادل گره ورودی آن نیز کم و در حد ۱۴/۴ پیکوآمپر بر ریشه هرتز است. نهایتاً نشان داده شد که می‌توان از همین تک طبقه با فیدفوروارد فعال به تنهایی پاسخ مناسبی به عنوان یک تقویت کننده امپدانس انتقالی پرسرعت و کم مصرف برای کار در گیرنده‌های مجتمع نوری دریافت کرد.

مراجع

- [1] B. Razavi, "Design of Integrated Circuits for Optical Communications", Second edition, John Wiley & Sons Inc, New Jersey, 2012.
- [2] K. Schneider, H. Zimmermann, "Highly Sensitive Optical Receivers", Springer Series in advanced Microelectronics, Netherland, 2006.
- [3] S. Zohoori, M. Dolatshahi, "A low-power CMOS transimpedance amplifier in 90-nm technology for 5-Gbps optical communication applications". *Int. J. Circ. Theor. Appl.* Vol. 46, No. 12, pp. 2217-2230, 2018.
- [4] M. Seifouri, P. Amiri, I. Dadras, "A Transimpedance amplifier for optical communication network based on active voltage-current feedback", *Microelectronics Journal*, Vol. 67, pp. 25-31, 2017.
- [5] R. Soltanisarvestani, S. Zohoori, A. Soltanisarvestani, "A RGC-Based, Low-Power, CMOS Transimpedance Amplifier for 10Gb/s Optical Receivers", *International Journal of Electronics*, Vol. 107, Issue. 3, pp. 444-460, 2020.
- [6] S. Zohoori, M. Dolatshahi, M. Pourahmadi & M. Hajisafari, "A CMOS, low-power current-mirror-based transimpedance amplifier for 10 Gbps optical communications", *Microelectronics Journal*, Vol. 80, pp. 18-27, 2018.
- [7] M. Seifouri, P. Amiri, M. Rakide, "Design of Broadband Amplifier for optical Communication Systems", *Microelectronics Journal*, Vol. 46, pp. 649-684, 2015.
- [8] S. Zohoori, M. Dolatshahi, "An Inductor-Less, 10Gbps Trans-impedance Amplifier Operating at Low Supply-Voltage", 25th Iranian Conference on Electrical Engineering (ICEE2017), pp. 145-148, 2017.
- [9] M. Rakide, M. Seifouri, P. Amiri, "A Folded cascade-based Broadband Transimpedance Amplifier for optical communication systems", *Microelectronics Journal*, Vol.54, pp.1-8, 2016.
- [10] S. Zohoori, M. Dolatshahi, M. Pourahmadi & M. Hajisafari, "An Inverter-Based, CMOS, Low-Power Optical Receiver Front-End", *Fiber and Integrated Optics*, Vol. 38, No.1, pp. 1-20, 2019.
- [11] L. Liu, J. Zou, N. Ma, Zh. Zhu, Y. Yang, "A CMOS Transimpedance Amplifier with high gain and wide dynamic range for optical sensing system", *Optik*, Vol.126, pp. 1389-1393, 2015.
- [12] S. Zohoori & M. Dolatshahi, "A CMOS Low-Power Optical Front-End for 5 Gbps Applications", *Fiber and Integrated Optics*, Vol. 37, No. 1, pp. 37-56, 2018, DOI: 10.1080/01468030.2018.1431336.
- [13] S. Zohoori, T. Shafiei, M. Dolatshahi, "A 274 μ W, Inductor-less, Active RGC-based Transimpedance Amplifier Operating at 5Gbps", 27th Iranian Conference on Electrical Engineering (ICEE2019), pp. 1-4, 2019.
- [14] X. Zhi-gang, Ch. Ying-mei, W. Tao, "A 40Gbit/s fully Integrated Optical receiver analog front end in 90nm CMOS", *The journal of China Universities of posts and telecommunications*, Vol. 19, No. 1, pp. 124-128, 2012.