طراحی مدولاتور دلتا سیگمای متعامد با پهنای باند و فرکانس مرکزی قابل تنظيم

عليرضا شمسي

دانشکده مهندسی برق، دانشگاه علوم و فنون هوایی شهید ستاری، تهران، ایران، ssau.ac.ir@

(تاریخ ارسال مقاله: ۱۰/۱۰/۱۰ تاریخ پذیرش مقاله: ۱۳۹۸/۰۳/۰۴)

واژەھاي كليدى

چکیدہ

مدولاتور دلتا سیگمای متعامد،

زمان ييوسته،

مبدل آنالوگ به ديجيتال.

در این مقاله یک مدولاتور دلتا سیگمای متعامد (QDSM) پیشخور (FF) زمان پیوسته (CT) مرتبه سه انعطاف پذیر با قابلیت تغییر باند عبور ارائه شده است. فرکانس مرکزی (f_c) و پهنای باند (BW) عبور این مدولاتور قابل تغییر بوده و با دو پارامتر جداگانه تنظیم میشوند. این پارامترها طوری محاسبه شدهاند که در هر فرکانس و پهنای باندی، نسبت سیگنال به نویز (SNR) خروجی مدولاتور بهینه باشد. تغییرات در باند عبور مدولاتور با تغییر ضرایب مختلط انجام می شود و در ساختار کلی مدولاتور هیچ تغییری ایجاد نمی شود. فرکانس مرکزی این مدولاتور از صفر تا $rac{1}{4}f_s$ و پهنای باند آن نیز از صفر تا $rac{1}{12}f_s$ قابل تغییر است (f_s بیانگر فرکانس نمونهبرداری است.) نمونهای از مدولاتور متعامد با روش طراحی پیشنهادی در سطح مدار طراحی شده است. مدولاتور طراحی شده، برای پهنای باندهای MHz و MHZ 5 با فرکانس نمونهبرداری 64 MHz شبیهسازی شده است. مقدار SNR بدست آمده برای این پهنای باندها به ترتیب 76.42 dB و 56.59 dB بدست آمده و ضریب شایستگی (FOM) آن به ترتیب ۳۷۵، و ۱/۴۶ (pJ/conv) محاسبه شده است.



نشربه سامانه بای غیرخطی در مهندسی برق

دوره ۶ – شماره ۱

بهار و تابستان ۱۳۹۸

صفحات ۵۴ الی ۶۵

ISSN: 2322-3146

http://jnsee.sut.ac.ir

Downloaded from journals.sut.ac.ir on 2025-09-05



Journal of Nonlinear Systems in Electrical Engineering

Vol.6, No.1 Spring and Summer 2019 ISSN: 2322 - 3146 http://jnsee.sut.ac.ir

Design of QDSM with Adjustable Bandwidth and Center Frequency

Alireza Shamsi

Department of Electrical Engineering, Shahid Sattari Aeronautical University of Science and Technology, Tehran, Iran, alireza.shamsi@ssau.ac.ir

ABSTRACT

09-05

sut.ac.ir

Keywords

Quadrature delta sigma modulator,

Downloaded from journals. Continuous time,

Analog to Digital Converter.

In this paper, a continuous time (CT) feed forward (FF) quadrature delta-sigma modulator (QDSM) with adjustable bandwidth is presented. Center frequency (f_c) and bandwidth (BW) of this modulator are adjusted with two separate parameters. These parameters are calculated for maximum signal-to-noise ratio (SNR) of the modulator at each f_c and BW. The modulator bandwidth is changed by complex coefficient. Therefore, the overall structure of the modulator is remained unchanged. The center frequency and bandwidth of this modulator are be able vary from 0 to $1/4 f_s$ and 0 to 1/12 fs, respectively where fs the sampling frequency. A Sample of proposed modulator is designed and simulated for bandwidths of 2 MHz and 5 MHz with a sampling frequency of 64 MHz. The SNR of these bandwidths are 76.42 dB and 56.59 dB with calculated *figure-of-merits* (FOM) of 0.375 and 1.46 (pJ/conv), respectively.

69

قابلیت انعطاف پذیری و دقت بالای مدولاتور دلتا سیگما باعث شده که استفاده از آنها در گیرنده های بی سیم چند استانداردی رواج پیدا کند. مبدلهای دلتا سیگمای متعامد میان گذر با مصرف توان و سختافزار معادل، پهنای باند بزر گتری نسبت به مدولاتور حقیقی داشته و برای کاربرد در گیرندههای Low-IF مناسب هستند [۱, ۲]. سه روش کلی برای پیادهسازی یک مدولاتور دلتا سیگما به عنوان یک زیرسیستم برای یک گیرنده چندحالته (چنداستانداردی) وجود دارد. روش اول استفاده از مدولاتورهای حقیقی میان گذر [۳] و مدولاتورهای متعامد مرسوم که ضرایب ثابتی دارند و فرکانس مرکزی و پهنای باند عبوری آنها ثابت است [۴-۶] و برای پشتیبانی استانداردهای مختلف باید چند مدولاتور بصورت موازی استفاده شوند و در هر استاندارد یکی از مدولاتورها کار می کند و بقیه خاموش هستند. روش دیگر، طراحی مدولاتورهایی است که با اعمال تغییراتی در ساختار آنها، قادرند چند باند (استاندارد رادیویی) مشخص را پشتیبانی کنند [۳, ۷–۱۰]. در این موارد، ساختار مدولاتور در هر استاندارد تغییر نموده و یا ممکن است بخشهایی از ساختار روشن و یا خاموش شوند، در نتیجه با افزوده شدن بخشهایی به ساختار مدولاتور همراه است و باعث افزایش سطح تراشه و مصرف توان خواهد شد [۱۱, ۱۲]. روش سوم، طراحی یک مدولاتور انعطافپذیر است، بطوریکه با ایجاد تغییرات جزئی در ساختار آن قادر باشد در چند مد عملیاتی کار کند. مدولاتور پیشنهادی طوری طراحی شده است که برای سازگاری با باندهای عبوری یا استانداردهای مختلف، به تغییر ساختار زیادی نیاز نداشته و این کار تنها با تنظیم ضرایب مختلط انجام میشود. این ضرایب محل صفرهای تابع تبدیل نویز مدولاتور را مشخص میکنند. محل بهینه صفرهای تابع تبدیل نویز مدولاتور پیشنهادی بصورت تابعی از متغیرهای فرکانس مرکزی و پهنای باند مشخص شده اند تا فرکانس مرکزی و پهنای باند عبور، بطور جداگانه و متناسب با این دو متغیر جابجا شوند. این متغیرها، محل صفرها و فاصله آنها از یکدیگر را با هدف بهینه نمودن نرخ سیگنال به نویز در هر باند عبور را تعیین میکنند. با روش ارائه شده در این مقاله میتوان یک مدولاتور چند استانداردی با قابلیت تغییر باند و یا یک مدولاتور با قابلیت پرش فرکانسی طراحی نمود. نمونهای از مدولاتور متعامد با روش طراحی پیشنهادی در سطح مدار طراحی شده، و برای پهنای باندهای MHz و MHz 5 با فرکانس نمونهبرداری MHz 64 شبیهسازی شده است.

۲- طراحی مدولاتور پیشنهادی

برای طراحی مدولاتور متعامد پیشنهادی، ابتدا یک مدولاتور حقیقی با ویژگیهای مطلوب طراحی می شود. با موازی کردن دو مدولاتور حقیقی و اعمال ضرایب مختلط، قطبهای تابع تبدیل فیلتر آن دوباره جانمایی شده و مدولاتور متعامد شکل می گیرد. با استفاده از تابع نویز داخل باند (IBN) محل بهینه صفرهای تابع تبدیل نویز (NTF) و در نتیجه ضرایب مختلط مدولاتور به صورت پارامتری محاسبه می شوند.

۲-۱- طراحي مدولاتور حقيقي

برای طراحی مدولاتور حقیقی ابتدا تابع تبدیل نویز زمان گسسته، متناسب با مشخصات ذکر شده برای مدولاتور حقیقی پیشخور محاسبه میشود. این تابع با استفاده از جعبه ابزار delsig که در مرجع [۱۳] شرح داده شده است طراحی میگردد. تابع NTF مدولاتور حقیقی اولیه در رابطه (۱) بیان شده است.

$$NTF = \frac{(z-1)^3}{z^3 - 2.2z^2 + 2.195z - 0.45}$$
(1)

سپس با استفاده از رابطه (۲) تابع تبدیل فیلتر زمان گسسته محاسبه میشود.

$$H(z) = \frac{1}{NTF} - 1 = \frac{0.8z^2 - 1.64z + 0.56}{(z-1)^3}$$
(Y)

رابطه (۲) توسط دستور d2c در نرم افزار متلب به تابع تبدیل فیلتر زمان پیوسته تبدیل گردیده و در رابطه (۳) نشان داده شده است. این تابع دارای دو صفر محدود و سه قطب متمرکز در مبدأ است که در شکل ۱ نشان داده شدهاند.

$$H(s) = \frac{0.67s^2 + 0.24s + 0.044}{s^3}$$
(r)



شکل۱. محل صفر و قطبهای فیلتر زمان پیوسته حقیقی (H(s

ساختار مدولاتور پیشخور حقیقی مرتبه سه در شکل ۲ نشان داده شده است.



شكل ۲. ساختار مدولاتور حقيقي

با هم ارز قرار دادن رابطه (۳) و رابطه حاکم بر فیلتر حلقه مدولاتور (معادله (۴)) که ساختار آن در شکل ۲ نشان داده شد، ضرایب فیلتر محاسبه میشوند. این روابط در معادله (۴) نشان داده شدهاند و مقادیر ضرایب مدولاتور بصورت زیر بدست میآیند:

$$k_{1} = 0.67, k_{2} = 0.24, k_{3} = 0.124, A_{1} = 1, A_{2} = 1.5$$
$$H(s) = \frac{k_{1}A_{1}}{s} + \frac{k_{1}k_{2}A_{2}}{s^{2}} + \frac{k_{1}k_{2}k_{3}}{s^{3}} \equiv \frac{0.67}{s} + \frac{0.24}{s^{2}} + \frac{0.044}{s^{3}}$$
(*)

۲-۲- ساختار مدولاتور مختلط

در بخش قبل مدولاتور حقیقی مطلوب طراحی شد. با موازی کردن دو مدولاتور حقیقی و اعمال ضرایب مختلط به آنها، مدولاتور مختلط مورد نظر شکل می گیرد [۶, ۱۴]. بدین ترتیب فقط فیلتر حلقه مدولاتور به فیلتر مختلط تبدیل میشود و همانطور که در شکل ۳ نشان داده شده است، ساختار کلی مدولاتور تغییر نمیکند.



شكل ٣. ساختار مدولاتور مختلط

رابطه (۵) تابع تبدیل فیلتر مدولاتور متعامد زمان پیوسته حاصل را بیان می کند. با مقایسه این رابطه با تابع تبدیل حقیقی ارائه شده در رابطه (۴)، مشاهده می شود که در شکل کلی تابع تبدیل فیلتر تغییری ایجاد نشده است. در این رابطه ضرایب انتگرال گیرها ثابت بوده و فقط قطبهای حقیقی به قطبهای مختلط تبدیل شدهاند. ضرایب a و c ضرایب مختلط مدولاتور متعامد پیشنهادی هستند و در بخش بعد محاسبه می شوند.

$$H(s) = \frac{k_1 A_1}{(s - jk_1 a)} + \frac{k_1 k_2 A_2}{(s - jk_2 a)(s - jk_3 b)} + \frac{k_1 k_2 k_3}{(s - jk_1 a)(s - jk_2 b)(s - jk_3 c)} = \frac{0.67}{(s - jk_1 a)} + \frac{0.24}{(s - jk_1 a)(s - jk_2 b)} + \frac{0.044}{(s - jk_1 a)(s - jk_2 b)(s - jk_3 c)}$$
(δ)

با تغییر ساختار مدولاتور از حقیقی به متعامد، به جای هر انتگرالگیر یک تشدیدگر مختلط قرار میگیرد. همانطور که در شکل ۴ نشان داده شده است، تشدیدگر مختلط از دو انتگرالگیر که با مسیرهای ضربدری به یکدیگر متصل شدهاند، تشکیل میشود.



شکل ۴. تشدیدگر مختلط

رابطه (۴) بیانگر تابع تبدیل این تشدیدگر است. در این معادله، k یک مقدار حقیقی بوده و ضریب انتگرالگیرها است و M ضریب مختلط تشدیدگر است. این دو ضریب، محل قطب تابع تشدیدگر را تعیین میکنند.

$$H(s) = \frac{k/s}{1 - jkM/s} = \frac{k}{s - jkM}$$
(9)

مدولاتور متعامد پیشنهادی شامل سه تشدیدگر است که هریک از آنها یک قطب مختلط دارند و در مجموع فرکانس مرکزی و عرض باند عبور آن را مشخص میکنند. با تغییر مکان این قطبها، پهنا و محل باند عبور مدولاتور تغییر میکند.

۳- تعیین محل بهینه صفرهای مدولاتور

برای اینکه طیف خروجی مدولاتور بیشترین SNR را در یک پهنای باند مشخص داشته باشد، باید صفرهای تابع تبدیل نویز آن در باند فرکانسی بهصورت بهینه توزیع شوند. به این منظور، یکی از صفرهای این تابع به عنوان فرکانس مرکزی باند عبور در نظر گرفته شده و بدون تغییر باقی میماند و محل بهینه دو صفر دیگر نسبت به آن محاسبه می شود. اندازه نویز داخل باند مدولاتور حقیقی مرتبه L، از رابطه (۷) محاسبه می شود [۱۳].

$$IBN = \frac{\Delta^2}{12\pi} \int_0^{\pi/OSR} \omega^{2L} d\omega = \frac{\Delta^2}{12\pi(2L+1)} \left(\frac{\pi}{OSR}\right)^{2L+1}$$
(V)

با استفاده از این رابطه می توان محل بهینه صفرهای تابع تبدیل نویز را محاسبه کرد. در این رابطه @ فرکانس صفرهای تابع تبدیل نویز، OSR نرخ فوق نمونهبرداری و ∆ اختلاف اندازه بین دو سطح کوانتیزه مجاور است و برای مدولاتور مرتبه ۳ به صورت رابطه (۸) نوشته می شود.

$$IBN = \frac{\Delta^2}{12\pi} \int_0^{\frac{\pi}{O}_{OR}} \omega^{2\times 3} d\omega = \frac{\Delta^2}{12\pi} \int_0^{\frac{\pi}{O}_{OR}} \omega^2 (\omega^2)^2 d\omega \qquad (A)$$

در رابطه اخیر برای یک مدولاتور مشخص مقادیر OSR، ۵ و L ثابت هستند و ۵ که تعیین کننده محل صفرهای تابع تبدیل نویز آن است، تنها متغیری است که می تواند برای بهینهسازی نویز باند استفاده شود. چنانکه در رابطه (۹) نشان داده شده است، برای مدولاتور پیشنهادی، محل یکی از صفرها به عنوان مشخص کننده فرکانس مرکزی باند عبور، بدون تغییر باقی مانده و جایگاه دوصفر دیگر نسبت به این صفر مشخص می شوند.

$$IBN = \frac{\Delta^2}{12\pi} \int_0^{\frac{\pi}{2}_{OSR}} \omega^2 \left(\omega^2 - \omega_z^2\right)^2 d\omega = \frac{\Delta^2}{12\pi} \int_0^{\frac{\pi}{2}_{OSR}} \left(\omega^6 + \omega_z^4 \omega^2 - 2\omega^4 \omega_z^2\right) d\omega = \frac{\Delta^2}{12\pi} \left[\frac{1}{7}\omega^7 + \frac{1}{3}\omega_z^4 \omega^3 - \frac{2}{5}\omega^5 \omega_z^2\right]_0^{\frac{\pi}{2}_{OSR}}$$
(**4**)

چنانکه در رابطه (۱۰) نشان داده شده است، برای محاسبه مقدار کمینه تابع IBN، از این تابع نسبت به ω_z مشتق گرفته و برابر صفر قرار داده شده است. اندازه های بدست آمده برای دو صفر دیگر مقادیر $\omega_z = \pm \sqrt{(3/5)} \omega_z$ هستند که نسبت به صفر مرکزی محاسبه شدهاند.

$$\frac{d}{d\omega_z} \left[\frac{1}{7} \omega^7 + \frac{1}{3} \omega_z^4 \omega^3 - \frac{2}{5} \omega^5 \omega_z^2 \right] = 0 \quad \Rightarrow \frac{4}{3} \omega_z^3 \omega^3 - \frac{4}{5} \omega^5 \omega_z = 0 \quad \Rightarrow \omega_z = 0, \\ \frac{1}{3} \omega_z^2 - \frac{1}{5} \omega^2 = 0 \quad \Rightarrow \omega_z = \pm \sqrt{\frac{3}{5}} \omega \bigg|_{\omega = \frac{\pi}{OSR} = BW} \tag{(1)}$$

مقادیر $arphi_z$ بدست آمده از رابطه (۱۰) برای حالتی است که فرکانس مرکزی مساوی صفر در نظر گرفته شده باشد. اگر فرکانس مرکزی به اندازه $arphi_c$ شیفت پیدا کند، مقادیر $arphi_z$ نیز به همان اندازه شیفت پیدا میکنند و بصورت رابطه (۱۱) بیان می شوند.

$$\omega_z = \omega_c , \ \omega_z - \omega_c = \pm \sqrt{\frac{3}{5}} BW \Longrightarrow \ \omega_z = \omega_c \pm \sqrt{\frac{3}{5}} BW$$
 (11)

محاسبه ضرایب مختلط با استفاده از معادله (۶) بر حسب ضریب انتگرالگیر و مقدار شیفت صفر تابع تبدیل نویز، در رابطه (۱۲) بیان شده است.

$$\frac{k/s}{1-jkM/s} = \frac{k}{s-jkM} \equiv \frac{k}{s-j\omega_z} \implies kM = \omega_z \implies M = \frac{\omega_z}{k}$$
(11)

Journal of Nonlinear Systems in Elect. Eng. Vol.6, No.1, Spring and Summer 2019

DOR: 20.1001.1.23223146.1398.6.1.5.0

با توجه به رابطه (۱۲) و تابع تبدیل مدولاتور که در رابطه (۵) نشان داده شده است، معادله مربوط به هر یک از تشدیدگرهای مدولاتور پیشنهادی مشخص شده و مقدار بهینه ضرایب مختلط a، b و c از روابط (۱۳) محاسبه می شوند.

$$c = \frac{\omega_c + \left(\sqrt{3/5}\right) \times BW}{k_3} \quad \text{i} \quad b = \omega_c / k_2 \quad \text{i} \quad a = \frac{\omega_c - \left(\sqrt{3/5}\right) \times BW}{k_1} \qquad (1\text{''})$$

در این روابط _c۵ فرکانس مرکزی باند عبور است و با تغییر دادن آن، هر سه صفر جابجا شده و محل باند عبور تغییر میکند. اگر ۵٫ را ثابت در نظر بگیریم، با تغییر BW عرض باند عبور تغییر میکند. با تغییر هم زمان دو پارامتر، دو مشخصه محل و عرض باند آن تغییر میکنند. یک نمونه از تغییر محل صفر و قطبهای تابع تبدیل نویز در شکل ۵ نشان داده شده است. در این شکل پهنای باند ثابت با مقدار ۱/۰ و فرکانس مرکزی متغیر با مقادیر ۰/۱، ۲۶/۰ و ۰۵/۰ در نظر گرفته شده است.



شكل۵. تغيير مكان صفرهاي تابع تبديل نويز مدولاتور

مؤلفههای مدولاتور و ضرایب مختلط آن برای سه حالت مختلف با پهنای باند ۰/۰۲ و فرکانس مرکزی متغیر با استفاده از روابط (۱۳) محاسبه شده و در جدول ۱ نشان داده شدهاند. طیف خروجی مدولاتور برای این سه حالت در شکل ۶ نشان داده شده است.

حالت مؤلفه	١	٢	٣
BW	0.02	0.02	0.02
ω_c	2.25	0.8	0.2
f_c	0.179	0.0637	0.0159
а	3.19	1.028	0.133
b	9.37	3.33	0.833
С	19.037	7.34	2.505

پیشنهادی برای سه حالت مختلف	مختلط مدولاتور	ها و ضرایب	جدول١. مؤلفه،
-----------------------------	----------------	------------	---------------



شکل ۶. طیف خروجی مدولاتور با پهنای باند ۰/۰۲ و عرض فرکانس های مرکزی؛ الف) ۰/۰۱۵۹، ب) ۰/۰۶۳۷، ج) ۰/۱۷۹ با تغییر فرکانس مرکزی باند عبور مدولاتور تغییرات SNDR برای سه نمونه باند عبور با پهنای باند ثابت و فرکانس مرکزی متغیر در شکل ۷ نشان داده شده است. تغییرات SNDR در گستره جابجایی باند عبور مدولاتور از BW(<u>3</u>/5) تا fs جمورت همنوا است. این تغییرات با جابجایی باند عبور در گستره جابجایی باند، در محدوده کمتر از dB 5 تغییرات دارد که با توجه به تغییرات SNDR در بخشهای مختلف داخل باند هر باند عبور، قابل قبول است.



شکل ۷. مقادیر SNDR مدولاتور در فرکانس مرکزیهای متفاوت در سه پهنای باند مختلف

برای مطالعه رفتار مدولاتور به ازای پهنای باندهای متفاوت، در شکل ۸ نمودار تغییرات SNDR برای سه فرکانس مرکزی مختلف نشان داده شده است. رفتار مشابه در سه نمونه متفاوت از ابتدا، وسط و انتهای محدوده انتخاب فرکانس مرکزی مدولاتور نشان میدهد که تغییر باند تأثیری روی طیف خروجی این مدولاتور ندارد.



شکل ۸ نمودار تغییرات SNDR مدولاتور بر حسب BW در سه فرکانس مرکزی (ω_c) مختلف

٤- پیادهسازی مداری مدولاتور متعامد با ساختار پیشنهادی

نمونهای از مدولاتور پیشنهادی برای پهنای باندهای 2 MHz و 2 MHz یا فرکانس نمونه برداری 64 MHz در سطح ترانزیستور، و در تکنولوژی ۱۸۰ نانومتر در نرمافزار Spectra-RF و کتابخانه TSMC پیاده سازی شده است. مدولاتور مورد نظر با استفاده از روش پیشنهادی طراحی شده و ضرایب آن محاسبه می شوند. پیاده سازی مداری مدولاتور با روش ذکر شده در مرجع [۱۴] انجام شده است. برای پیاده سازی مداری مدولاتور طراحی شده، عمل جبرانسازی تأخیر حلقه انجام شده و جمع کننده های آن حذف می شوند [۱۴]. پیاده سازی ساختار مداری مدولاتور در شکل ۹ نشان داده شده است. برای تغییر محل و پهنای باند این مدولاتور، فقط ضرایب مختلط تغییر می کنند که با تغییر مقاومتهای ضربدری بین دو مسیر I و Q، به مدولاتور اعمال می شوند و در ساختار مدولاتور هیچ تغییر دیگری صورت نمی پذیرد.



شکل ۹. پیادهسازی مداری مدولاتور پیشنهادی برای پهنای باندهای MHz و MHz 5 MHz

طیف خروجی مدولاتور پیشنهادی با پهنای باندهای MHz و MHz 5 و MHz و با فرکانسهای مرکزی MHz 1 و 3.8 MHz در شکل ۱۰ نشان داده شده است. مقدار SNR بدست آمده برای این پهنای باندها بترتیب 76.42 dB 76.49 و 56.59 dB 56.59 است.



شکل ۱۰. طیف خروجی مدولاتور با پهنای باند و فرکانس مرکزی الف) 2 MHz و MHz و 5 MHz ب) 5 MHz و 3.8 MHz جدول ۲ نشان میدهد که نتایج حاصل از شبیهسازی مدولاتور طراحی شده با روش پیشنهادی، با ساختارهای ارائه شده قبلی قابل مقایسه و در مواردی عملکرد بهتری دارد. در حالی که، ساختار پیشنهادی مزیت تغییر پهنا و محل باند را برای مقادیری به جز دو

مورد شبیه سازی شده در این مقاله را نیز دارد. ضریب شایستگی (FOM) این مدولاتور برای پهنای باندهای MHz و MHz 5 ما استفاده از رابطه (۱۴) بترتیب ۰/۳۷۵ و pJ/cony) محاسبه شده است [۱۴].

$$FOM = \frac{power}{2 \times BW \times 2^{((SNDR-1.76)/6.02)}}$$
(14)

Parameter	DSM type	SNR (dB)	Bandwidth (MHz)	OSR	Power (mW)	FOM (pJ/conv)	Technology (µm)
[15]	FB4/CT	V0/14	۲/۵	170	YV/V	1/11	
		VY/Y	٣/٥	١٧٥	۲۸/۱۷	1/10	• /۳۵
		V1/40	۵	۲۵۰	YA/DV	١/٣٧	
[14]	QFF3/CT	۷۵/۹	۲	٣٢	۶/۹۱	• /٣٣٩	۰/۱۸
[16] QF		91/V	• /۵	9F	۲/۱۵	•/٩۶۶	
	QFF3/CT	۶ ۰ /۶	١	٣٢	۲/۱۳	1/11	٠/١٣
		۵۰/۲	1/0	74	۲	۲/۶	
[1V]	QFF3/CT	۶۵/۲	• / ۵	197	۲/۳	١/۵٨	۰/۱۳
[18]	QFB2/CT	۶١/٢	۵	74	٨/٩	•/9۵	•/\A
		۸١	•/٢٧	19.	۴/۹	•/٩٩	
[19]	QFB2/CT	۵۷/۱	۲	٣٢	۴/۲	١/٨	۰/۱۳
This work	QFF3/CT	V9/47	۲	٣٢	٨/١١	• /٣٧۵	•/\A
		66/09	۵	۱۲/۸	٨/١١	1/49	

جدول۲. مقایسه کارهای انجام شده پیشین با مدولاتور طراحی شده

٥- نتيجه گيري

در این مقاله یک مدولاتور متعامد با پهنای باند و فرکانس مرکزی قابل تنظیم برای فرکانسهای مختلف طراحی و پیادهسازی شده است. در این روش طراحی تغییر فرکانس مرکزی و باند عبور با تغییر ضرایب مختلط انجام شده و در ساختار اصلی مدولاتور هیچ تغییری ایجاد نمی شود. ضرایب مختلط مدولاتور تابعی از متغیرهای فرکانس مرکزی و پهنای باند هستند و طوری محاسبه شدهاند که بیشترین نرخ سیگنال به نویز بدست آید. نتایج حاصل از شبیهسازی مدولاتور طراحی شده با روش پیشنهادی، با ساختارهای ارائه شده قبلی قابل مقایسه و در مواردی بهتر هستند. در حالی که ساختار پیشنهادی دارای این مزیت است که تغییر محل و پهنای باند آن به آسانی و فقط با تغییر مقدار مقاومتهای ضربدری انجام میشود. مطالعه و مقایسه نتایج حاصل از شبیهسازیهای سیستمی و مداری مدولاتور پیشنهادی حاکی از رفتار مناسب آن در فرکانسهای مرکزی و پهنای باندهای مختلف است.

مراجع

[1] P. M. Aziz, H. V. Sorensen, and J. Van der Spiegel, "Performance of complex noise transfer functions in bandpass and multi band sigma delta systems," in Circuits and Systems, 1995. ISCAS'95., 1995 IEEE International Symposium on, 1995, pp. 641-644.

[2] J. Marttila, M. Allén, and M. Valkama, "Frequency-Agile Multiband Quadrature Sigma-Delta Modulator for Cognitive Radio: Analysis, Design and Digital Post-Processing," Selected Areas in Communications, IEEE Journal on, vol. 31, pp. 2222-2236, 2013.

[3] Y .Xu, X. Zhang, Z. Wang, and B. Chi, "A Flexible Continuous-Time \Delta\Sigma ADC

With Programmable Bandwidth Supporting Low-Pass and Complex Bandpass Architectures," IEEE Transactions on Very Large Scale Integration (VLSI) Systems, vol. 25, pp. 872-88, 2017.

[4] B. Ge, Y. Li, H. Yu, and X. Feng, "Design and implementation of quadrature bandpass sigmadelta modulator used in low-IF RF receiver," Journal of Semiconductors, vol. 39, p. 055002, 2018.

[5] J. Talebzadeh and I. Kale, "A novel two-channel continuous-time time-interleaved 3rd-order sigma-delta modulator with integrator-sharing topology," Analog Integrated Circuits and Signal Processing, pp. 1-11, 2018.

[6] A. Shamsi and E. N. Aghdam, "A Wideband Continuous Time Quadrature Delta Sigma Modulator Based on a Real DSM for Low Power WLAN Receiver," Journal of Circuits, Systems and Computers, vol. 27, p. 1850044, 2018.

[7] Z. Zhang, Y. Xu, N. Qi, and B. Chi, "A 5/20MHz-BW 4.2/8.1 mW CT QBP $\Sigma\Delta$ modulator with digital I/Q calibration for GNSS receivers ", in Solid-State Circuits Conference (A-SSCC), 2013

IEEE Asian, 2013, pp. 393-396.

[8] B. H. Seyedhosseinzadeh and M. Yavari, "AN EFFICIENT LOW-POWER SIGMA-DELTA MODULATOR FOR MULTI-STANDARD WIRELESS APPLICATIONS," Journal of Circuits, Systems, and Computers, vol. 21, p. 1250028, 2012.

[9] J. Zhang, Y. Xu, Z. Zhang, Y. Sun, Z. Wang, and B. Chi, "A 10-b Fourth-Order Quadrature Bandpass Continuous-Time \Sigma\Delta Modulator With 33-MHz Bandwidth for a Dual-Channel GNSS Receiver," IEEE Transactions on Microwave Theory and Techniques, vol. 65, pp. 1303-1314, 2017.

[11] M. Honarparvar and E. N. Aghdam, "Reconfigurable hybrid CT/DT delta-sigma modulator with op-amp sharing technique dedicated to multi mode receivers," Analog Integrated Circuits and Signal Processing, vol. 79, pp. 413-426, 2014.

[13] S. Pavan, R. Schreier, and G. C. Temes, Understanding Delta-Sigma Data Converters: John Wiley & Sons, 2017.

[15] J. Mallek, H. Daoud, R. Aloulou, H. Mnif, and M. Loulou, "A 0.58 mm2 CMOS reconfigurable sigma delta ADC for mobile WiMAX receiver," Ingenieria y Universidad, vol. 23, 2019.

[16] A. Atac, R. Wunderlich, and S. Heinen, "A variable bandwidth & IF, continuous time $\Delta\Sigma$ modulator for low power low-IF receivers," in New Circuits and Systems Conference (NEWCAS), 2011 IEEE 9th International, 2011, pp. 362-365.

[17] T. Saalfeld, A. Atac, L. Liao, R. Wunderlich, and S. Heinen, "A 2.3 mW quadrature bandpass continuous-time?? modulator with reconfigurable quantizer," in Ph. D. Research in Microelectronics and Electronics (PRIME), 2016 12th Conference on, 2016, pp. 1-4.

[18] C.-Y. Ho, W.-S. Chan, Y.-Y. Lin, and T.-H. Lin, "A quadrature bandpass continuous-time delta-sigma modulator for a tri-mode GSM-EDGE/UMTS/DVB-T receiver," Solid-State Circuits, IEEE Journal of, vol. 46, pp. 2571-2582, 2011.

[19] K.-W. Cheng, K. Natarajan, and D. J. Allstot, "A current reuse quadrature GPS receiver in 0.13 m CMOS," Solid-State Circuits, IEEE Journal of, vol. 45, pp. 510-523, 2010.